

CLIPPEDIMAGE= JP411121623A

PAT-NO: JP411121623A

DOCUMENT-IDENTIFIER: JP 11121623 A

TITLE: SEMICONDUCTOR INTEGRATED CIRCUIT, POSITIONING
METHOD THEREFOR IN LASER
REPAIR DEVICE AND METHOD FOR REGULATING LASER POWER THEREOF

PUBN-DATE: April 30, 1999

INVENTOR-INFORMATION:

NAME

SUGIMOTO, KEIKO

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP09276731

APPL-DATE: October 9, 1997

INT-CL (IPC): H01L021/82

ABSTRACT:

PROBLEM TO BE SOLVED: To enhance a relief rate of a semiconductor integrated circuit by using a fuse positioning mark as a positioner, by a method wherein the fuse positioning mark is provided in a wiring layer of the semiconductor integrated circuit.

SOLUTION: In a semiconductor integrated circuit 3, a positioning mark 9 is formed in an empty region 14 where a fuse 5 is not formed. This positioning mark 9 is separately formed from an actual fuse 5 and also has a shape capable of confirming readily and visually a center in X and Y directions, and further is formed in the same layer as the fuse 5. Accordingly, a printing error

caused when forming each wiring layer in a step of manufacturing a semiconductor wafer is removed, namely a misalignment when forming the fuse 5 and the fuse positioning mark 9 by overlapping each layer is removed, thereby enabling accurate positioning. Accordingly, a relief rate of a semiconductor integrated circuit is enhanced as fuse cutting can be accurately performed.

COPYRIGHT: (C)1999, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-121623

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl.⁶

H 0 1 L 21/82

識別記号

F I

H 0 1 L 21/82

F

審査請求 有 請求項の数 8 O.L. (全 14 頁)

(21) 出願番号 特願平9-276731

(22) 出願日 平成9年(1997)10月9日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 杉本 桂子

東京都港区芝五丁目7番1号 日本電気株式会社内

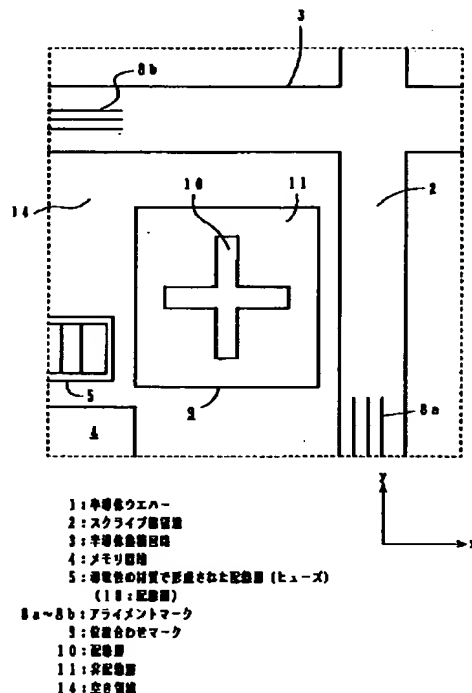
(74) 代理人 弁理士 畑 泰之

(54) 【発明の名称】 半導体集積回路、レーザーリペア装置内の半導体集積回路の位置合わせ方法及びレーザーリペア装置のレーザーパワーの調整方法

(57) 【要約】

【課題】 半導体集積回路におけるメモリ回路修復技術を用いた作業で、ヒューズを切断する際に、半導体集積回路の空き領域にヒューズ合わせマークを形成し、このヒューズ合わせマークを位置合わせに使用することにより、ヒューズを切断することで半導体集積回路の救済率の向上を図る半導体集積回路を提供する。

【解決手段】 レーザリペア装置用のヒューズ合わせマークを備えた半導体集積回路3において、前記ヒューズ合わせマーク9を前記半導体集積回路の配線層10に設けたことを特徴とする半導体集積回路。



【特許請求の範囲】

【請求項1】 レーザリペア装置用のヒューズ合わせマークを備えた半導体集積回路において、前記ヒューズ合わせマークを前記半導体集積回路の配線層に設けたことを特徴とする半導体集積回路。

【請求項2】 前記ヒューズ合わせマークはヒューズと同一の材質で形成したことを特徴とする請求項1記載の半導体集積回路。

【請求項3】 前記ヒューズ合わせマークには、前記半導体集積回路の配線層に設けたヒューズの間隔を示す表示手段が形成されていることを特徴とする請求項1又は2記載の半導体集積回路。

【請求項4】 前記表示手段は、互いに直角をなすX方向及びY方向に配置されたヒューズの間隔を示すものであることを特徴とする請求項3記載の半導体集積回路。

【請求項5】 前記ヒューズ合わせマークには、レーザリペア装置のレーザパワー調整用の目盛が形成されていることを特徴とする請求項1又は2記載の半導体集積回路。

【請求項6】 レーザリペア装置内の半導体集積回路の位置合わせ方法であって、前記半導体集積回路の配線層に形成したヒューズ合わせマークを用いて、前記半導体集積回路のレーザリペア装置内の位置合わせを行うことを特徴とするレーザリペア装置内の半導体集積回路の位置合わせ方法。

【請求項7】 半導体集積回路の配線層にレーザパワー調整用のマークを形成し、このマークを用いてレーザリペア装置のレーザパワーを調整することを特徴とするレーザリペア装置のレーザパワーの調整方法

【請求項8】 前記レーザパワー調整用のマークはレーザリペア装置内の半導体集積回路のヒューズ合わせマークであることを特徴とする請求項7記載レーザリペア装置のレーザパワーの調整方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、メモリ回路を有する半導体集積回路、例えば、DRAM（ダイナミック・ランダム・アクセス・メモリ）において、不良と判断されたメモリ回路に接続される、メモリ回路の切り替えを行う為に導電性の材質で形成された配線層（以後、ヒューズという）を切断することにより、不良と判断されたメモリ回路を予備のメモリ回路に置き換えて半導体集積回路の救済する技術に係わり、特に、その半導体集積回路、救済用のレーザリペア装置内の半導体集積回路の位置合わせ方法及びレーザリペア装置のレーザパワーの調整方法に関する。

【0002】

【従来の技術】従来より行われているメモリ回路を有する半導体集積回路におけるメモリ回路修復技術（以後、リダンダンシという）について説明する。まず、テス

タにより、DRAM等のメモリ回路の書き込みテストを行う。これは、メモリ回路にデータを書き込んで、それを読み出し、メモリ回路が正常に動作するか否かをチェックするテストのことである。これによりヒューズデータが作成される。ヒューズデータとは、メモリ回路の書き込みテストにより、不良と判断されたメモリ回路を、予め、半導体集積回路内に形成された予備のメモリ回路に置き換えるために、メモリ回路と予備のメモリ回路に接続されているヒューズを切断するためのヒューズの番号が記述されたものである。この作成されたヒューズデータをもとに、レーザリペア装置でのヒューズ切断が行われる。ここで、レーザリペア装置とは、レーザを照射する事により、ヒューズを切断する装置のことである。このレーザリペア装置内に、メモリ回路の書き込みテストにより作成されたヒューズデータを読み込み、ヒューズデータによって指定されたヒューズを切断することで、不良となったメモリ回路が予備のメモリ回路に置き換わる。このメモリ回路の置き換えによって、半導体集積回路を救済することが出来る。

【0003】第1の従来例を、具体的に図12乃至図16を用いて詳細に説明する。図12は半導体ウェハ1に半導体集積回路3が形成された平面図である。半導体集積回路3にはメモリ回路4と複数のヒューズ5と予備のメモリ回路16が形成されている。また、半導体集積回路3の周囲に形成されているスクライブ線領域2には半導体ウェハ1の位置合わせに用いられるアライメントマーク8a、8bがX、Y方向のそれぞれに形成されている。

【0004】図13に示すウェハ観察用モニタ画面22は、レーザリペア装置に搭載されており、レーザリペア装置内に取り付けられたモニタ用カメラでとらえたウェハ1表面の映像を画面上に映し出す機能を有している。また、ウェハ観察用モニタ画面22には図示したようなX、Y方向の十字の形状の目合わせ確認線13が表示されている。この目合わせ確認線13のX、Y方向の交点の中心がレーザの照射される中心位置となり、これにより、ウェハ観察用モニタ画面22内に表示されているヒューズ5が、レーザの照射される中心からどの程度ずれているか確認出来る様になっている。

【0005】図14は、ヒューズ5の一形状例の平面図を示している。ヒューズ5は配線層10、例えば、アルミニウムで形成されており、ヒューズ5の下層は非配線層11、例えば、酸化膜で形成されている。ヒューズ5の周囲はカバー膜12で囲まれており、ヒューズ5の上層はカバー膜12が除去されており、また、X方向に単体で形成されている。

【0006】図15では、同形状のヒューズ5がY方向に複数個連続して形成されている。ここで、レーザリペア装置を用いてヒューズを切断する作業フローを図16に基づき説明する。まず、メモリ回路の書き込みテスト

を行うことにより、作成されたヒューズデータをレーザーリペア装置内へ読み込む(手順1)。

【0007】次に、読み込んだヒューズデータに対応した半導体ウェハ1をレーザーリペア装置内へ搬送する(手順2)。次に、搬送した半導体ウェハ1の位置合わせを行う。図13に示すウェハ観察用モニタ画面22上に図12に示すアライメントマーク8a、8bを映し出し、レーザーリペア装置のアライメント用レーザでスキャンを行い、アライメントマーク8a、8bの波形を読みとることにより、図12のアライメントマーク8a、8bの位置を求める(手順3)。

【0008】こうしてアライメントを行った後に、図13に示すウェハ観察用モニタ画面22に切断するヒューズ5が映し出される。ここで、作業者は切断するヒューズ5の中心と図13のウェハ観察用モニタ画面22に表示されている目合わせ確認線13の中心とが合っているか否かをを確認する。ここで、合っていない場合には、作業者がレーザーリペア装置のステージ移動用コントローラ、例えば、ジョイスティックにて手動でステージを動かし、図13に示す目合わせ確認線13の中心と切断するヒューズ5の中心とを合わせる。この作業により、目合わせ確認線13の中心にレーザが照射され、ヒューズ5が切断される(手順4)。

【0009】そして、上記方法にて位置合わせを行った後、例えば、スタートボタンを押すことにより、レーザーリペア装置はヒューズデータにもとづいてヒューズ5の切断を開始する(手順5)。また、第2の従来例として、特開平6-232270号公報について、図20乃至図26を用いて説明する。

【0010】図20は半導体ウェハ1に半導体集積回路3が形成された平面図である。半導体集積回路3にはメモリ回路4と複数のヒューズ5、及び、予備のメモリ回路16が形成されている。また、半導体集積回路3の周囲に形成されているスクライブ線領域2にはレーザ照射時に基準位置として用いられるレーザターゲット7a~7dが形成されている。また、これとは別に、半導体集積回路3にはレーザターゲット7a~7dの位置合わせ用の認識パターン6が形成されている。

【0011】図21~図24は認識パターン6の一実施例を示す図である。この認識パターン6は、凸部と凹部の段差が明確になるように形成されている。ここでは、この認識パターン6を配線層10と非配線層11とで形成されているものと仮定する。次に、レーザーリペア装置での作業フローを図26を用いて説明する。

【0012】まず、メモリ回路の書き込みテストを行うことにより、作成されたヒューズデータをレーザーリペア装置内へ読み込む(手順1)。次に、読み込んだヒューズデータに対応した半導体ウェハ1をレーザーリペア装置内へ搬送する(手順2)。次に、レーザーリペア装置内に取り付けられたモニタ用カメラによって、半導体ウェハ

1の該当する半導体集積回路3の表面を図25のウェハ観察用モニタ画面22上に映し出す。そして、ヒューズ5とは別個に形成された特徴的な認識パターン6(図21~図24)をレーザーリペア装置に認識させ、この認識パターン6が半導体集積回路3のどの位置にあるかをレーザーリペア装置内で計算する(手順3)。

【0013】そして、前述の認識パターン6から位置を計算することにより、図20に示すレーザターゲット7a~7dの位置を検索する。このレーザターゲット7a~7dが認識されると、この位置をもとにしてヒューズ5の位置を確定する(手順4)。そして、レーザターゲット7a~7dを用いたアライメント終了後に、予め、レーザーリペア装置内に読み込んであるヒューズデータをもとに、不良と判断されたメモリ回路4に接続されるヒューズ5をレーザ照射により切断する。これにより、半導体集積回路3内に形成されている予備のメモリ回路16へ置き換えるようになっている。この作業シーケンスを繰り返すことにより、レーザによる半導体集積回路3のメモリ回路の修復を行うことが出来る。

【0014】

【発明が解決しようとする課題】しかし、上述した従来の技術においては、位置合わせの精度を上げることができないという欠点があった。その理由を前述の第1の従来例を用いて説明する。第1の従来例1で半導体集積回路3におけるメモリ回路修復技術を用いた作業を行う場合には、アライメントを行った後、前述の図13に示すウェハ観察用モニタ画面22にヒューズ5を映し出し、作業者がこのウェハ観察用モニタ画面22に表示された目合わせ確認線13にヒューズ5を手動で合わせることで位置合わせを行っていた。

【0015】しかし、ヒューズは図15に示すように、Y方向に同様の形状のヒューズが複数連続して形成されており、また、半導体集積回路3の縮小化と共にヒューズも年々縮小化の傾向にあり、作業者が手動でヒューズ5と目合わせ確認線13を合わせることは困難になっている。以下に図17、18、19を用いて詳細に説明する。図17はヒューズの一配置例の平面図である。図15と同様にヒューズ5は配線層10、例えば、アルミニウムで形成されており、ヒューズ5の下層は非配線層11、例えば、酸化膜で形成されている。ヒューズ5の周囲はカバー膜12で囲まれており、ヒューズ5の上層はカバー膜12が除去されている。また、ヒューズ5はY方向に同形状のヒューズ5が連続して並んでいる。そして、ここでは、ヒューズ5のそれぞれをヒューズ5a~5dと定義する。

【0016】また、ヒューズ5a~5dはヒューズ幅をh、隣接するヒューズのヒューズ幅の中心から中心までの距離、即ち、ヒューズピッチをlとし、ヒューズ間隔をi、ヒューズ中心位置18から切断中心位置17までずれた場合のズレ量、即ち、切断中心ズレ量をmとす

る。図19は図17とは異なる方向にヒューズを配置した例の平面図である。

【0017】例えば、ヒューズ5a、5bのヒューズ幅hを1.0 μ m、ヒューズピッチ1を2.0 μ mとした時、半導体ウェハ製造工程での設計値の最大許容誤差として $\pm 0.2\mu$ m、レーザリベア装置の精度上の最大許容誤差として $\pm 0.5\mu$ mの両方の誤差が同方向に生じた場合、ヒューズ設計座標値で合わせたヒューズの切断中心位置17は実際の製品上のヒューズ中心位置18より $\pm 0.7\mu$ mずれることになる(切断中心ズレ量m)。従って、実際の切断するヒューズを5aとした時、切断位置はヒューズ5aの0.2 μ m外側に中心位置がずれる。ヒューズピッチ1が2.0 μ mなので、ヒューズ5a、5bの間隔iは1.0 μ mであり、0.2 μ mずれていると、ヒューズ5aに隣接するヒューズ5bからは0.8 μ mの場所をヒューズ中心位置として示すこととなる。この場合、作業者が目視にて、実際に切断するヒューズがヒューズ5aなのかヒューズ5bなのかを見分け、手動で切断するヒューズ5aの中心位置に合わせることは、レーザリベア装置内に取り付けられたモニタ用カメラのレンズ倍率が低い為、図13に示すようなウェハ観察用モニタ画面22の観察倍率では、縮小化されていくヒューズ5に対応できない。従って、前述のような位置ずれが生じた場合には、10分の1 μ m単位での違いを見分けなくてはならないので、作業はかなりの困難を要する。

【0018】更に、半導体集積回路上に設計されているヒューズ5は図17や図19のようにX、Yの両方向に並んでいる場合がある。ここでは、図17、図19のヒューズ5a、5bを例にとって説明する。図17のようにY方向に連続して並んでいるヒューズ5aについて、ヒューズ幅hを1.0 μ m、ヒューズピッチ1を2.0 μ mとすると、ヒューズ5aのヒューズを切断する場合には、図13の目合わせ確認線13の中心とヒューズ5aの中心を合わせるが、ヒューズ5aはX方向が長い長方形の形状である為、位置合わせで、図13の目合わせ確認線13の中心とヒューズ5aのヒューズ中心位置18がずれていた場合には、X方向のヒューズ中心位置18を作業者が目視にて正確に合わせることは困難である。この場合、作業者がヒューズ中心位置18からX方向に2.0 μ mずらして合わせてしまった場合、ヒューズ5aのヒューズ中心位置18と切断位置17との距離、即ち、切断中心ズレ量mは2.0 μ mとなる。この位置でヒューズ5aを切断し、次に、図19のようなX方向に連続して並ぶヒューズを切断しようとする、図19のヒューズ5aを切断する際に、X方向に2.0 μ mずれた位置を切断することとなる。この場合、切断中心ズレ量mが2.0 μ mなので、ヒューズ5aから2.0 μ mずれた位置が切断位置17となるので、切断位置17はヒューズ5bの中心となり、ヒューズ5aを切断

するはずが、隣接するヒューズ5bを切断してしまうこととなる。

【0019】上述の例のように、同形状のヒューズ5a～5dが狭ピッチで連続して並列しているヒューズ群、及び、X、Y方向にヒューズが存在する場合には、ヒューズ中心位置18からずれてしまった場合、ヒューズ5aの中心位置18に正確に合わせることが困難となる。また、第2の従来例についても上記で説明したヒューズ切断ずれが生じると言える。

10 【0020】図27はヒューズ5と認識パターン6の形成された半導体集積回路3の1部を示した断面図である。最下層19はシリコン基板である。また、その上部には非配線層11、例えば、酸化膜が形成されており、次にヒューズ5となる配線層10、例えば、アルミニウムが形成されている。また、ヒューズ5の配線層10以外の配線層10には認識パターン6が形成されている。この認識パターン6はヒューズ5の形成される配線層10の上部、下部のどちらに形成してもよい。また、ヒューズ5及び認識パターン6の周囲及び上部には非配線層11が形成されている。

20 【0021】この例では、リダンダンシを用いた作業を行う際に、作業者が図20に示す認識パターン6をレーザリベア装置に認識させることにより、図20に示すレーザターゲット7a～7dの正確な位置を求めて、より正確な位置合わせを行うことが出来る。しかし、図27に示すように認識パターン6の形成された配線層10と、ヒューズ5の形成された配線層10が異なる為、半導体ウェハ1の製造工程では認識パターン6の形成時に、ヒューズ5の形成層との焼き付け誤差による位置ズレが発生し、ズレた認識パターン6を認識して基準値としてしまうので、半導体ウェハ1の製造工程で $\pm 0.2\mu$ m程度の誤差が生じる可能性がある。

30 【0022】また、この例にある認識パターン6を使用するタイミングは、図25に示すようなシーケンスで作業する為、認識パターン6の位置合わせは、前述の図20に示すレーザターゲット7a～7dの位置合わせより前に行われる。従って、レーザリベア装置の精度誤差として、最大 $\pm 0.5\mu$ mの誤差がアライメント時に生じた場合、半導体ウェハ1の製造工程での最大許容誤差 $\pm 0.2\mu$ mを加えると、最大 $\pm 0.7\mu$ mの誤差が生じることとなり、ヒューズ切断時に影響を及ぼす。このような誤差が生じてしまった場合、図26に示す作業フローでは作業者が介入する事のないシーケンスとなっている為、ヒューズ設計座標値と実際のヒューズ位置は、ずれたままでヒューズを切断してしまうので、ヒューズ中心位置へ正確にレーザを照射することが出来なくなり、位置ズレによるヒューズ切れ残りが生じることになる。その為、不良となったメモリ回路4が予備のメモリ回路16に置き換えられず、半導体集積回路のメモリ回路の修復が不可能となる。

【0023】

【発明が解決しようとする課題】本発明の目的は、上記した従来技術の欠点を改良し、半導体集積回路におけるメモリ回路修復技術を用いた作業で、ヒューズを切断する際に、本発明である半導体集積回路の空き領域にヒューズ合わせマークを形成し、このヒューズ合わせマークを位置合わせを使用してヒューズを切断することで、半導体集積回路の救済率の向上を図る半導体集積回路及びレーザーリペア装置内の半導体集積回路の位置合わせ方法を提供するものである。

【0024】又、本発明の他の目的は、ヒューズ合わせマークを用いたレーザーリペア装置のレーザーパワーの調整方法を提供するものである。

【0025】

【課題を解決するための手段】本発明は、上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。即ち、本発明の半導体集積回路の第1の態様としては、レーザーリペア装置用のヒューズ合わせマークを備えた半導体集積回路において、前記ヒューズ合わせマークを前記半導体集積回路の配線層に設けたことを特徴とする半導体集積回路であり、第2の態様としては、上記構成に加えて前記ヒューズ合わせマークはヒューズと同一の材質で形成したことを特徴とする半導体集積回路であり、第3の態様としては、前記ヒューズ合わせマークには、前記半導体集積回路の配線層に設けたヒューズの間隔を示す表示手段が形成されていることを特徴とする半導体集積回路であり、第4の態様としては、前記表示手段は、互いに直角をなすX方向及びY方向に配置されたヒューズの間隔を示すものであることを特徴とする半導体集積回路であり、第5の態様としては、前記ヒューズ合わせマークには、レーザーリペア装置のレーザーパワー調整用の目盛が形成されていることを特徴とする半導体集積回路である。

【0026】又、本発明のレーザーリペア装置内の半導体集積回路の位置合わせ方法の態様としては、前記半導体集積回路の配線層に形成したヒューズ合わせマークを用いて、前記半導体集積回路のレーザーリペア装置内の位置合わせを行うことを特徴とするレーザーリペア装置内の半導体集積回路の位置合わせ方法であり、本発明のレーザーリペア装置のレーザーパワーの調整方法の態様としては、半導体集積回路の配線層にレーザーパワー調整用のマークを形成し、このマークを用いてレーザーリペア装置のレーザーパワーを調整することを特徴とするレーザーリペア装置のレーザーパワーの調整方法である。

【0027】

【発明の実施の形態】本発明に係わる半導体集積回路は、上記したような技術構成を採用していることから、レーザーリペア装置を用いてヒューズの位置をあわせる際、ヒューズ合わせマークは、配線層に設けられているので、精度よくヒューズ位置の中心を検出できる、従っ

て、歩留まりが向上する。

【0028】又、本発明に係わるレーザーリペア装置のレーザーパワーの調整方法では、半導体集積回路の配線層にレーザーパワー調整用のマークを形成し、このマークを用いてレーザーリペア装置のレーザーパワーを調整するようにしたから、適正なレーザーパワーでヒューズが切断され、従って、歩留まりが向上する。又、前記レーザーパワー調整用のマークは、レーザーリペア装置内の半導体集積回路のヒューズ合わせマークを兼用しているから、狭い領域でヒューズ位置合わせとレーザーパワーの調整を可能にしている。

【0029】

【実施例】以下に、本発明に係わる半導体集積回路、レーザーリペア装置内の半導体集積回路の位置合わせ方法及びレーザーリペア装置のレーザーパワーの調整方法の具体例を図面を参照しながら詳細に説明する。図1乃至図11には本発明の、レーザーリペア装置用のヒューズ合わせマークを備えた半導体集積回路において、前記ヒューズ合わせマーク9を前記半導体集積回路の配線層10に設けたことが示され、又、前記ヒューズ合わせマーク9はヒューズと同一の材質で形成したことが示され、又、前記ヒューズ合わせマーク9には、前記半導体集積回路の配線層10に設けたヒューズの間隔を示す表示手段30が形成されていることが示され、又、前記表示手段30は、互いに直角をなすX方向及びY方向に配置されたヒューズの間隔*i*を示すものであることが示され、又、前記ヒューズ合わせマーク9には、レーザーリペア装置のレーザーパワー調整用の目盛40が形成されていることが示されている。

【0030】同様に、図1乃至図11には、半導体集積回路の配線層にレーザーパワー調整用のマーク9を形成し、このマーク9を用いてレーザーリペア装置のレーザーパワーを調整することを特徴とするレーザーリペア装置のレーザーパワーの調整方法が示され、て、更に、前記レーザーパワー調整用のマーク50はレーザーリペア装置内の半導体集積回路のヒューズ合わせマーク9であることが示されている。

【0031】次に、本発明の一実施例について、図を用いて説明する。図2は半導体集積回路3が形成された半導体ウェハー1を示す平面図である。この半導体集積回路3は一例としてDRAMを構成するものであり、半導体集積回路3の中央部分にメモリ回路4が形成されている。この半導体集積回路3内にはメモリ回路4とは別に、予め作り込まれている予備のメモリ回路16と、メモリ回路4が不良となった場合に、予備のメモリ回路16への切り替えを行うためのヒューズ5が複数個設けられている。ヒューズ5は、メモリ回路4への書き込みテストを行った際に作成されるヒューズデータをもとにして、不良となったメモリ回路4に接続されるヒューズ5をレーザーリペア装置のレーザーで切断することにより、予

備のメモリ回路16への置き換えを行うものである。また、この半導体集積回路3の周囲にはスクライプ線領域2が形成されており、このスクライプ線領域2上には半導体ウェハ1の位置合わせのためのアライメントマーク8a、8bが形成されている。

【0032】図1はヒューズ合わせマーク9を含む半導体集積回路3の一部を示した平面図である。半導体ウェハ1上には半導体集積回路3が形成されており、この半導体集積回路3内の空き領域14には、ヒューズ合わせマーク9が形成されている。このヒューズ合わせマーク9は配線層10、例えば、アルミニウム、及び、非配線層11、例えば、酸化膜で形成されており、その形状は配線層10を互いに直角なX方向、Y方向（横、縦）に交差させて十字型にし、その周囲を非配線層11で囲むように作られている。

【0033】図3はヒューズ5とヒューズ合わせマーク9の形成された半導体集積回路3の一部を示した断面図である。最下層19はシリコン基板で形成されている。また、その上部には非配線層11、例えば、酸化膜が形成されており、次にヒューズ5とヒューズ合わせマーク9となる配線層10、例えば、アルミニウムが形成されている。配線層10の周囲及び上部には非配線層11が形成されている。

【0034】図4はヒューズ合わせマーク9の設計例を示す平面図である。ヒューズ合わせマーク9の形状は、配線層10をX方向、Y方向（横、縦）に交差させて十字型にし、その延長線上にヒューズ間隔iの距離をおいて、配線層10を四角形のブロックのように配置する。この際、四角形のブロックの幅はヒューズ幅hと同様とする。これによりヒューズ合わせマーク9は、中心の十字ブロック部9aと周囲の四角形のブロック部9bとに分けられる。このヒューズ合わせマーク9の周囲は非配線層11で囲むように作られている。

【0035】又、図5も上記と同様にヒューズ合わせマーク9の設計例を示す平面図である。ヒューズ合わせマーク9は、配線層10と非配線層11とで形成されており、その形状は配線層10のX方向、Y方向（横、縦）が互いに直角になるように形成し、その周囲を非配線層11で囲むように作られている。

【0036】図6に示すウェハ観察用モニタ画面22は、レーザリペア装置に搭載されており、レーザリペア装置内に取り付けられたモニタ用カメラでとらえたウェハ1の表面の映像を画面上に映し出す機能を有している。また、ウェハ観察用モニタ画面22には図中のようなX、Y方向の十字の形状の目合わせ確認線13が表示されている。この目合わせ確認線13のX、Yの交点の中心がレーザの照射される中心位置となり、これにより、ウェハ観察用モニタ画面22内に表示されているヒューズ5が、レーザの照射される中心からどの程度ずれているか確認出来る様になっている。

【0037】前述の半導体集積回路3には、ヒューズ5の形成されていない空き領域14に、位置合わせ用マーク9が形成されている。この位置合わせ用マーク9は、実際のヒューズ5とは別個に形成されており、特徴的で、尚かつ、X、Y方向の中心が目視にて容易に確認出来る形状とし、更に、図3の半導体集積回路3の断面図に示すようにヒューズ5と同一層に形成される。

【0038】これは、位置合わせ用マーク9がヒューズ5と同一層で形成されることにより、半導体ウェハ1の製造工程で各配線層を形成する際に生じる焼き付け誤差、つまり、各層の重ね合わせによるヒューズ5とヒューズ合わせマーク9の形成時のズレを皆無にし、これにより正確な位置合わせを可能にしている。上記したヒューズ合わせマーク9が形成された半導体集積回路3のメモリ回路修復技術を用いた作業は図11の手順で行われる。その手順を以下に説明する。

【0039】先ず、メモリ回路4への書き込みテストにより、作成されたヒューズデータをレーザリペア装置へ読み込む（手順1）。次に、半導体ウェハ1をレーザリペア装置内へ搬送する（手順2）。そして、図2に示すスクライプ線領域2に形成されている半導体ウェハ1の位置合わせ用のアライメントマーク8a、8bを用いてアライメントを行う（手順3）。次に、アライメントが行われた後、レーザリペア装置内に取り付けられたモニタ用カメラにより、ウェハ観察用モニタ画面22に不良となったメモリ回路4を含む半導体集積回路3を映し出し、最初に半導体集積回路3のヒューズ合わせマーク9を表示する。作業者が図6のウェハ観察用モニタ画面22上の目合わせ確認線13の中心とヒューズ合わせマーク9の中心とを合わせることで、その移動量、即ちズレ量をレーザリペア装置搭載のコンピュータが計算する（手順4）。

【0040】そして、最後に、実際の半導体ウェハ1と予めレーザリペア装置内に保持していたヒューズ設計座標値とを比較して、正確な位置を計算し、ヒューズ切断を行う。図11に示すシーケンスにより、ここで求められた値はレーザリペア装置内のコンピュータにオフセット値として保持されるから、以後、連続して切断する半導体ウェハ1に反映され、半導体ウェハ1上の正確なヒューズ5の切断が可能となる。

【0041】このように本発明では、レーザリペア装置自体のズレ量やアライメント時の誤差を最後に全て吸収してオフセット値としてレーザリペア装置に登録するので、ヒューズ切断時のズレを最小に抑えることが可能である。次に、本発明に係わるレーザリペア装置のレーザパワーの調整方法の具体例を図4、及び図7乃至図10を参照して詳細に説明する。

【0042】半導体ウェハ1の半導体集積回路3に形成されるヒューズ合わせマーク9を図4のような形状にする。このヒューズ合わせマーク9はヒューズ5と同じ

11

配線層で、かつ、同材質、また、ヒューズ合わせマーク9のX方向、Y方向の各配線幅hがヒューズ5の配線幅hと同様、また、中心の十字の形状をしたブロックと、周囲の四角形のブロックとの間隔は、半導体集積回路3内に設計されている隣接するヒューズ間隔iと同様とし、又、四角形のブロックの幅はヒューズ幅hと同様とする。

【0043】このヒューズ合わせマーク9の十字ブロック部9aには、ヒューズ5の間隔iを示すための切り欠き部31が設けられ、切り欠き部31の辺31aと間隔iをもち配置された四角形のブロック部9bとでヒューズの間隔iを表示するための表示手段30を形成している。図11のヒューズの切断作業において、メモリ回路4の書き込みテストによってヒューズデータが作成されるが、この際、不良となったメモリ回路4の含まれる半導体集積回路3、即ち、メモリ回路の置き換えの行われる半導体集積回路3に関して、本発明のヒューズ合わせマーク9を使用するようにヒューズデータを作成しておく。作業者は作成されたヒューズデータをレーザリペア装置に読み込んだ後、レーザリペア装置内へ半導体ウェハー1を搬送し、アライメントを行う。アライメントを行った後、レーザリペア装置に取り付けられたモニタ用カメラで半導体集積回路3の表面を図6に示すウェハー観察用モニタ画面22上に映し出し、ヒューズ合わせマーク9を映し出す。作業者はレーザリペア装置に搭載された半導体ウェハー移動用コントローラ、例えば、ジョイスティックにて、ウェハー観察用モニタ画面22上の目合わせ確認線13と画面に表示されたヒューズ合わせマーク9の中心とを手動で合わせて、ヒューズ合わせマーク9を切断する。これより、ヒューズ合わせマーク9のズレ量から、実際の半導体ウェハー1上のヒューズ合わせマーク9と、予めレーザリペア装置内へ保持していたヒューズ合わせマーク9の設計座標値を比較して、正確な位置を計算し、その値から実際のヒューズ5の位置も計算し、ヒューズの切断を行う。

【0044】また、この際、このヒューズ合わせマーク9は実際のヒューズ5と同一層、同材質、同配線幅で形成されている為、実際のヒューズ5を切断する前にレーザを照射して、切断跡の大きさや、レーザエネルギー値が適正かどうかを切断跡で確認を行うことが可能である。例えば、図7のように、ヒューズ合わせマーク9の十字ブロック部9aのみ切断され、下地にダメージが見られない場合には、エネルギー、ビームサイズ共に最適値であると判断出来る。

【0045】次に、図8のようにヒューズ合わせマーク9の十字ブロック部9a及び、ヒューズ間iの距離をあげた周囲の四角形のブロック9bまで切断されている場合には、実際のヒューズでも隣接するヒューズまで切断されてしまう為、ビームサイズが大きすぎるので、ビームサイズを小さくする必要があると判断出来る。又、図

12

9のようにヒューズ合わせマーク9の十字ブロック部9aの中心のみ切断されて、切れ残ってしまった場合には、ビームサイズ小、又はエネルギー値小の為、実際のヒューズでも切断残りが生じてしまうので、ビームサイズを大きくする、又は、エネルギーを大きくする必要があると判断出来る。

【0046】又、図10のようにヒューズ合わせマーク9の十字ブロック部9aの中心にダメージが入ってしまった場合には、エネルギー大の為、実際のヒューズでも切断時に下地へダメージを与えてしまうので、エネルギーを小さくする必要があると判断出来る。このように、ヒューズ合わせマーク9は、十字ブロック部9aの突辺9cと、切り欠き部31の辺31aと、辺31aとに間隔iをもち配置されたブロック部9bとでレーザパワー調整用のマークを形成したから、ヒューズ合わせマーク9を用いることで、ズレ量から、実際のヒューズ5の位置と、予め、レーザリペア装置内に保持していたヒューズ5の設計座標値を比較して、正確な位置を計算し、ヒューズ5を切断する他に、ヒューズ切断の際のエネルギー、及び、ビームサイズ条件の最終確認も同時に行うことが可能となる。

【0047】以上、本発明を具体例を挙げて説明したが、本発明は、半導体集積回路3のヒューズ5の形成されていない空き領域14に本発明のヒューズ合わせマーク9を設け、これを用いることにより、半導体ウェハー1のアライメント後の微小なズレの位置合わせを作業者が目視により容易に行うことが可能であり、又、ヒューズ合わせマーク9をヒューズ5と同一層、同素材、同配線幅で作成することにより、ヒューズ5をレーザで切断する前に切断跡の確認を行うことが可能である。

【0048】以上の説明では、発明の用途をメモリを有する半導体集積回路（主にDRAM）のレーザリペア装置での半導体集積回路におけるメモリ回路修復技術について説明したが、本発明はこれに限られることはなく、本発明のヒューズ合わせマークは半導体集積回路中でも特異な形状である為、画像認識用のマークとしても容易に確認出来るマークとして利用してもよい。例えば、ウェハー検査工程で使用されるプローバのような画像認識で位置合わせを行う装置が挙げられる。

【0049】

【発明の効果】本発明は上述のように構成したから、以下のような効果を奏する。半導体集積回路上のヒューズの位置合わせを作業者が目視で容易に行え、正確にヒューズ切断を行うことが出来る為、半導体集積回路の救済率が向上する。更に、実際のヒューズの切断前にレーザを照射して切断跡の確認を行うことが出来ることにより、レーザ照射不足による再実行の工数削減や、過剰照射、及び、ビームサイズ大による隣接ヒューズへのダメージによる置換不良の原因を未然に防ぐことが可能となり、工数削減、及び、半導体集積回路の救済率の向上に

効果的である。

【図面の簡単な説明】

【図1】本発明のヒューズ合わせマークが形成される半導体集積回路の一部を示す平面図である。

【図2】本発明のヒューズ合わせマークが形成される集積回路を含む半導体ウェハの平面図である。

【図3】本発明のヒューズ合わせマークと、ヒューズの形成された半導体集積回路の要部を示す断面図である。

【図4】本発明のヒューズ合わせマークの設計例を示す平面図である。

【図5】本発明のヒューズ合わせマークの設計例を示す平面図である。

【図6】レーザーリペア装置の表示部であるウェハ観察用モニタ画面22上の目合わせ確認線13を示す図である。

【図7】本発明のヒューズ合わせマーク切断後の形状を示す平面図である。

【図8】本発明のヒューズ合わせマークの切断後の形状を示す平面図である。

【図9】本発明のヒューズ合わせマークの切断後の形状を示す平面図である。

【図10】本発明のヒューズ合わせマークの切断後の形状を示す平面図である。

【図11】本発明のヒューズ合わせマークが形成された半導体ウェハを用いたレーザーリペア装置の作業フローを示す流れ図である。

【図12】従来の半導体集積回路を含む半導体ウェハの平面図である。

【図13】従来のレーザーリペア装置の表示部であるウェハ観察用モニタ画面の表示例を示す図である。

【図14】従来のヒューズ形状例を示す平面図である。

【図15】従来のヒューズ配置例を示す平面図である。

【図16】従来の技術によるレーザーリペア装置の作業フローを示す流れ図である。

【図17】図15のヒューズにおける切断時のずれの発生を説明する図である。

【図18】Y方向に連続したヒューズ5a～5dにおいて、切断時のずれの発生を説明する図である。

【図19】X方向に連続したヒューズ5a～5dにおいて、切断時のずれの発生を説明する図である。

【図20】従来技術における、認識パターンが形成された半導体集積回路を含む半導体ウェハの平面図である。

【図21】従来の認識パターンの一実施例を示す平面図

である。

【図22】従来の認識パターンの一実施例を示す平面図である。

【図23】従来の認識パターンの一実施例を示す平面図である。

【図24】従来の認識パターンの一実施例を示す平面図である。

【図25】従来のレーザーリペア装置の表示部であるウェハ観察用モニタ画面（目合わせ確認線を有す）例を示す図である。

【図26】従来技術によるレーザーリペア装置での作業フローを示す流れ図である。

【図27】図20の認識パターンとヒューズの形成された半導体集積回路の一部を示す断面図である。

【符号の説明】

1 半導体ウェハ

2 スクライプ線領域

3 半導体集積回路

4 メモリ回路

5a、5b 導電性の材質で形成された配線層（ヒューズ）

6 認識パターン

7a、7d レーザターゲット

8a、8b アライメントマーク

9 ヒューズ合わせマーク

10 配線層

11 非配線層

12 カバー膜

13 目合わせ確認線

14 空き領域

15 中心点

16 予備のメモリ回路

17 切断中心位置

18 ヒューズ中心位置

19 シリコン基板

20 切断跡

21 下地ダメージ

22 ウェハ観察用モニタ画面

h ヒューズ幅

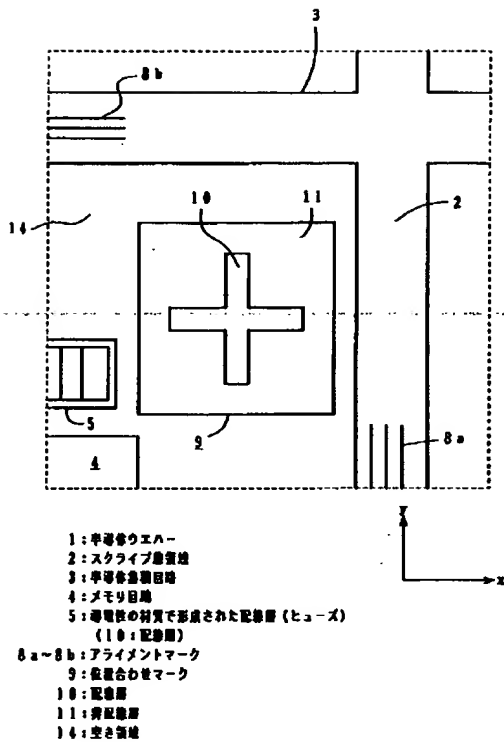
i ヒューズ間

j 開口部のヒューズ長さ

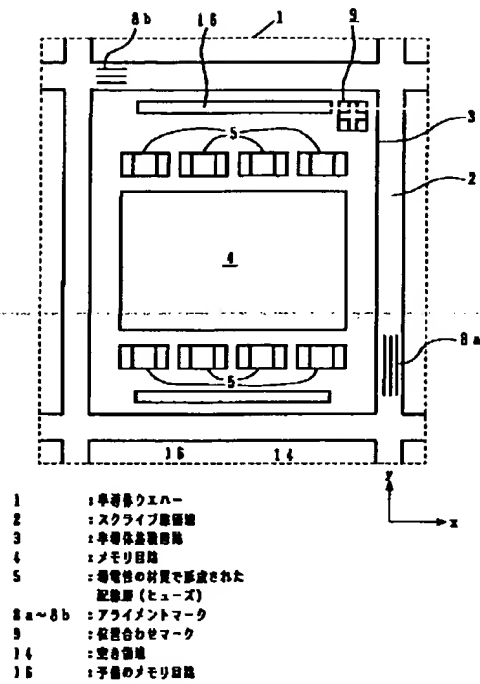
l ヒューズピッチ

m 切断中心ズレ量

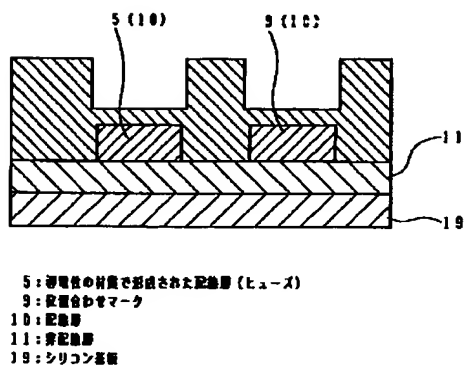
【図1】



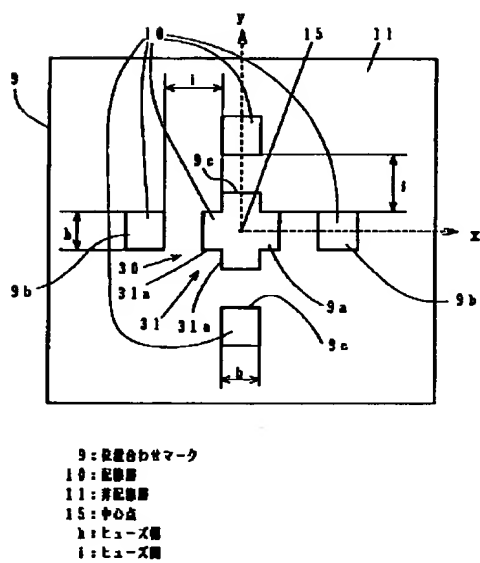
【図2】



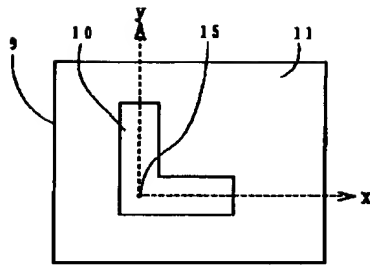
【図3】



【図4】

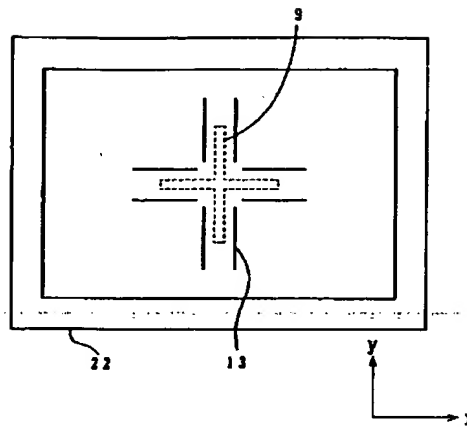


【図5】



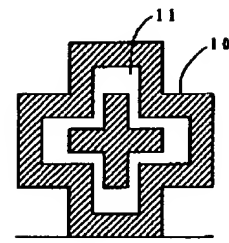
9: 位置合わせマーク
10: 記号部
11: 非記号部
15: 中心点

【図6】



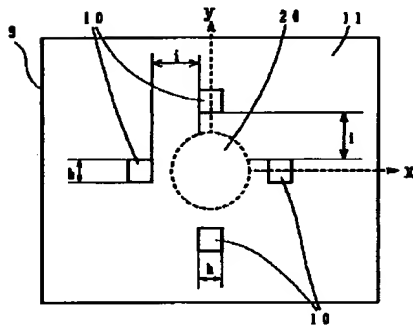
9: 位置合わせマーク
13: 位置合わせ線
22: ウエハー製造用モニタ画面

【図21】



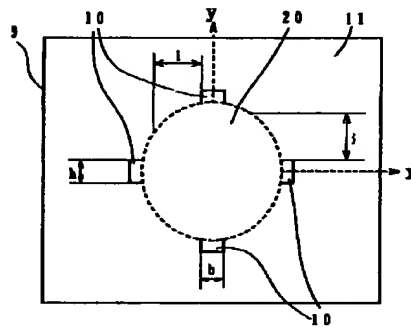
10: 記号部
11: 非記号部

【図7】



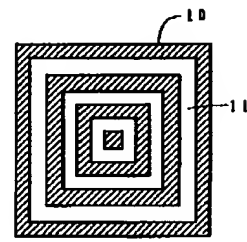
9: 位置合わせマーク
10: 記号部
11: 非記号部
20: 位置合わせ線
h: ヒューズ幅
l: ヒューズ間

【図8】



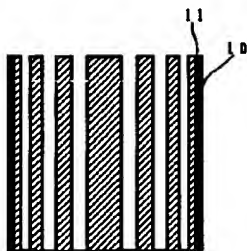
9: 位置合わせマーク
10: 記号部
11: 非記号部
20: 位置合わせ線
h: ヒューズ幅
l: ヒューズ間

【図22】



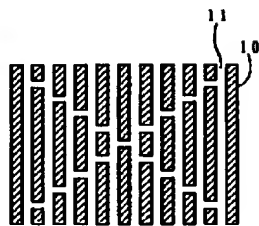
10: 記号部
11: 非記号部

【図23】



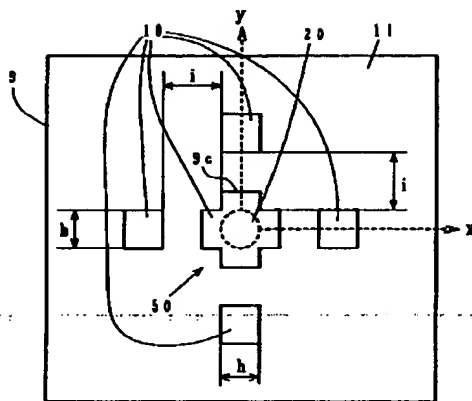
10: 記号部
11: 非記号部

【図24】



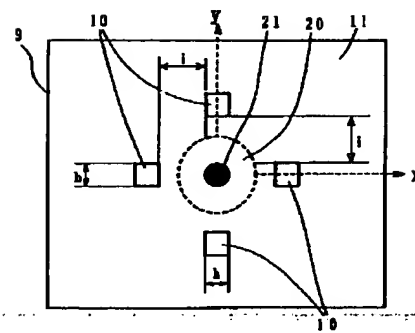
10: 記号部
11: 非記号部

【図9】



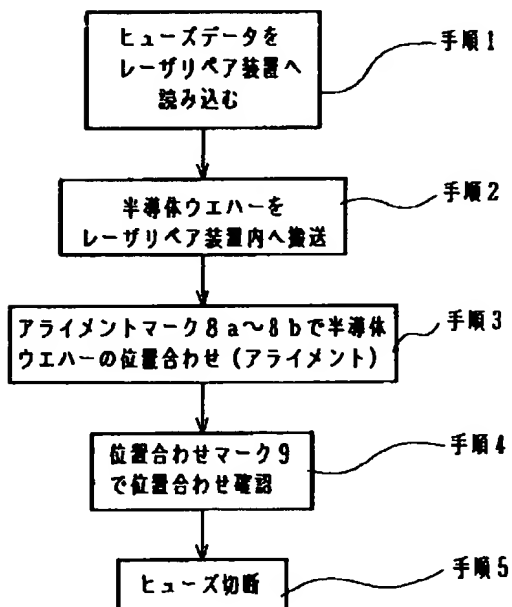
9: 位置合わせマーク
10: 配線層
11: 半導体層
20: 切欠部
h: ヒューズ幅
l: ヒューズ間

【図10】

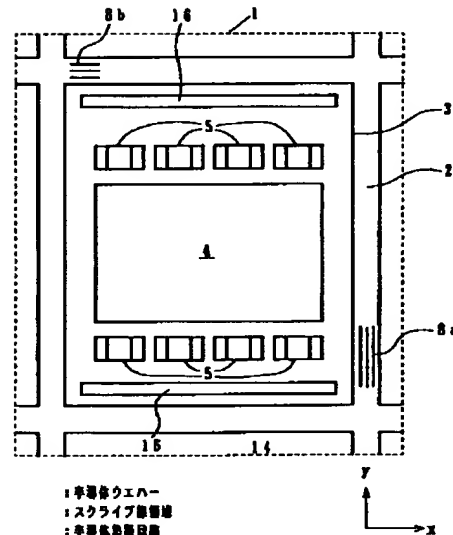


9: 位置合わせマーク
10: 配線層
11: 半導体層
20: 切欠部
21: 下地ダメージ
h: ヒューズ幅
l: ヒューズ間

【図11】

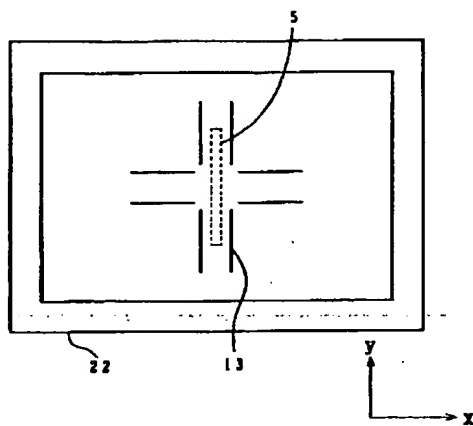


【図12】



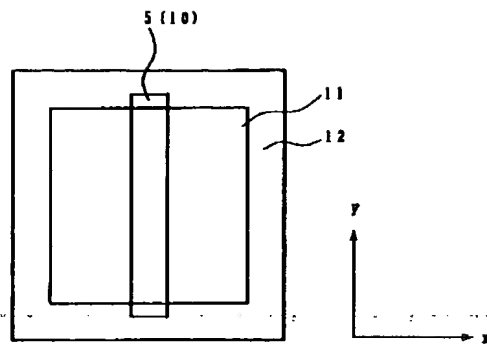
1: 半導体ウェハ
2: スクライプ部
3: 半導体装置部
4: メモリ部
5: 導電性の材料で形成された配線層 (ヒューズ)
8a~8b: アライメントマーク
14: 空き領域
15: 予備のメモリ部

【図13】



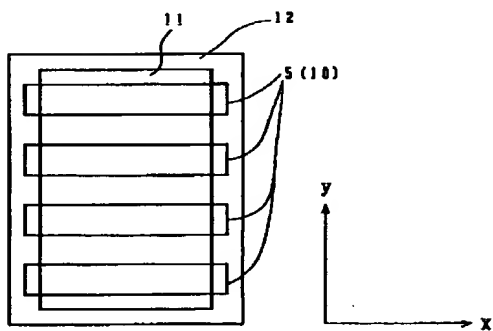
5: 導電性の材料で形成された配線層 (ヒューズ)
 13: 目合わせ電線層
 22: ウエハー検査用モニタ回路

【図14】



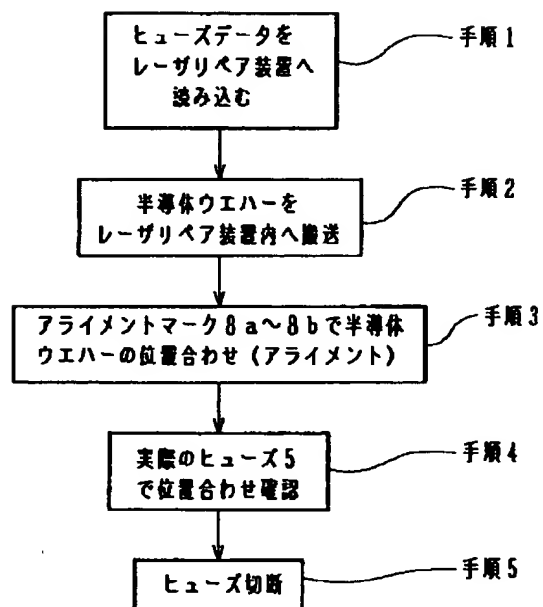
5: 導電性の材料で形成された配線層 (ヒューズ)
 (10: 配線層)
 11: 目合わせ電線層
 12: カバー層

【図15】

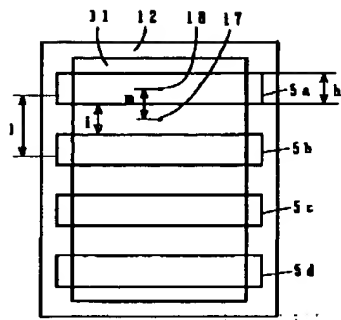


5: 導電性の材料で形成された配線層 (ヒューズ)
 (10: 配線層)
 11: 目合わせ電線層
 12: カバー層

【図16】



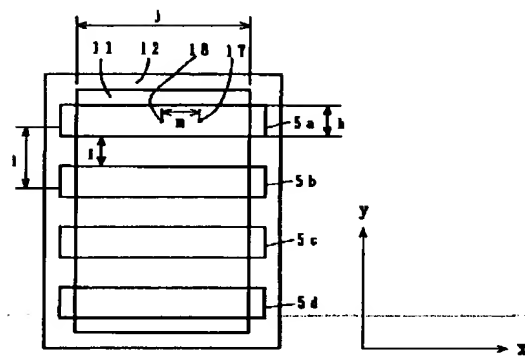
【図17】



5a~5b: 導電性の材質で形成された配線層 (ヒューズ)
(10: 配線層)

- 11: 非配線層
- 12: カバー層
- 17: 切欠中心位置
- 18: ヒューズ中心位置
- h: ヒューズ幅 (1.0 μm)
- l: ヒューズピッチ (2.0 μm)
- i: ヒューズ間 (1.0 μm)
- m: 切欠中心ズレ量 (0.7 μm)

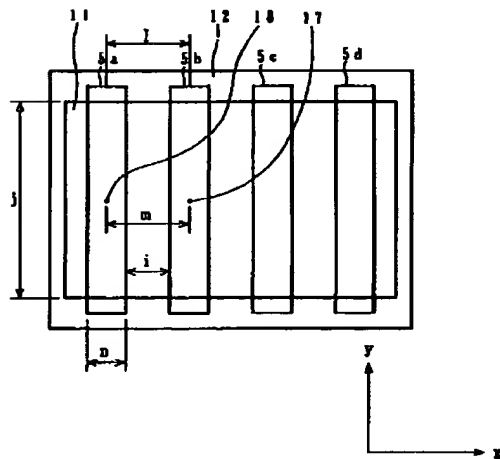
【図18】



5a~5b: 導電性の材質で形成された配線層 (ヒューズ)
(10: 配線層)

- 11: 非配線層
- 12: カバー層
- 17: 切欠中心位置
- 18: ヒューズ中心位置
- h: ヒューズ幅 (1.0 μm)
- l: ヒューズピッチ (2.0 μm)
- i: ヒューズ間 (1.0 μm)
- j: 開口部のヒューズ長さ (2.0 μm)
- m: 切欠中心ズレ量 (2.0 μm)

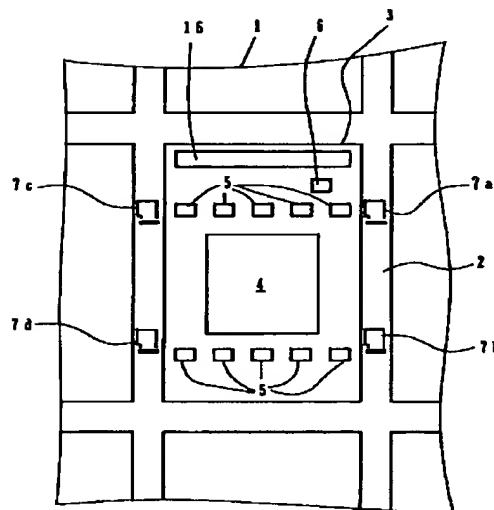
【図19】



5a~5b: 導電性の材質で形成された配線層 (ヒューズ)
(10: 配線層)

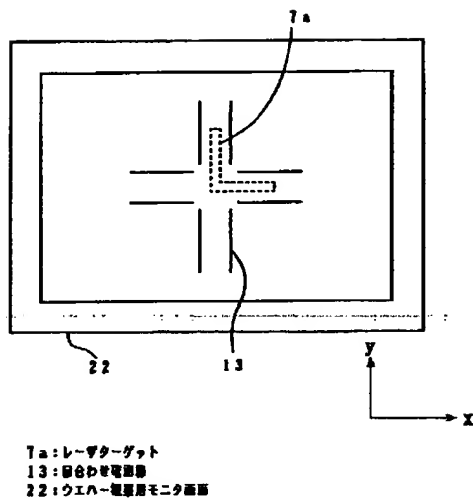
- 11: 非配線層
- 12: カバー層
- 17: 切欠中心位置
- 18: ヒューズ中心位置
- h: ヒューズ幅 (1.0 μm)
- l: ヒューズピッチ (2.0 μm)
- i: ヒューズ間 (1.0 μm)
- j: 開口部のヒューズ長さ (2.0 μm)
- m: 切欠中心ズレ量 (2.0 μm)

【図20】

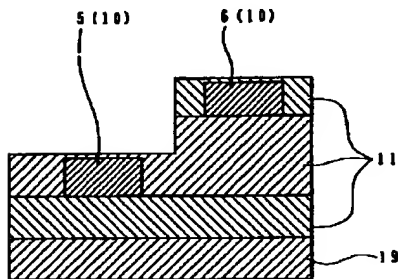


- 1: 半導体ウエハー
- 2: スクライプ絶縁膜
- 3: 半導体接触層
- 4: プレミ回路
- 5: 導電性の材質で形成された配線層 (ヒューズ)
- 6: 通電パターン
- 7a~7d: レーザターゲット
- 16: 予備のメモリ回路

【図25】



【図27】



【図26】

